

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平1-129431

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)5月22日

H 01 L 21/60

S-6918-5F

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 半導体チップ実装方式

⑯ 特 願 昭62-288788

⑰ 出 願 昭62(1987)11月16日

⑱ 発 明 者 小 沢 一 仁 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑲ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑳ 代 理 人 弁理士 岡田 和秀

明 細 書

1. 発明の名称

半導体チップ実装方式

2. 特許請求の範囲

(1) 半導体チップの電極に接続される配線パターンを形成された回路基板と、

前記回路基板上に形成された配線パターン上に設けられて、前記半導体チップのチップ面積より大きなフィルム面積を持ち、かつ前記半導体チップの電極形状に合わせて穴開け加工された絶縁性フィルムと

前記絶縁性フィルムに形成された穴の内部に充填されて、その穴を介して対向する前記半導体チップの電極と前記回路基板上の配線パターンとを接続する導電体

とで構成されたことを特徴とする半導体チップ実装方式。

3. 発明の詳細な説明

(技術分野)

(従来技術)

半導体チップをダイレクトボンディングにより回路基板に実装する半導体チップ実装方式は、ICカードのような薄型・軽量の製品にはきわめて有用である。また電極の数が多い半導体チップを実装する場合にはこのダイレクトボンディングはワイヤーボンディング方式にくらべて実装速度とか実装の精度などの点で優れているなどの理由で、最近広く利用されるようになってきている。

ところで、これまでのダイレクトボンディングによる半導体チップ実装方式には、半導体チップの電極と配線パターンとを接続するために凸状の半田パンプを半導体チップ側あるいは配線パターン側に形成したものがある。

このようなパンプは、回路基板上の半導体チップと配線パターンとが互いに電気的にショートしないようにするために半導体チップまたは配線パターンに対して所定の高さをもって形成される必要がある。

ターンを接続することで半導体チップを回路基板に実装する従来の方式では、パンプの加工に導電金属の蒸着とか金属メッキなどの手間のかかる製造工程を要するためにその加工費がたいへん高くなっており、一般的な普及には至っていないのが実情である。

(発明の目的)

本発明は、このような問題点に鑑みてなされたものであって、パンプ形式に代わり簡単に半導体チップの電極と配線パターンとを接続できるようにして加工費が安くすむ半導体チップ実装方式を提供することを目的としている。

(発明の構成)

このような目的を達成するために、本発明は、半導体チップの電極に接続される配線パターンを形成された回路基板と、前記回路基板上に形成された配線パターン上に設けられて、前記半導体チップのチップ面積よりも大きなフィルム面積を持ち、かつ前半導体チップの電極形状に合わせて穴開け加工された絶縁性フィルムと、前記絶縁性フィル

回路基板、4は回路基板2上に導電性インクでもってスクリーン印刷により形成された配線パターン、6は配線パターン4を含めてその回路基板2上に設けられた厚手の薄い絶縁性フィルム、8は半導体チップである。

絶縁性フィルム6は半導体チップ8のチップ面積よりも大きなフィルム面積を持ち、かつ半導体チップ8の電極10の形状に合わせて穴12を形成加工されている。この絶縁性フィルム6に形成された穴12の内部にはその穴12を介して対向する半導体チップ8の電極10と回路基板2上の配線パターン4とを接続する導電体14が充填されている。この導電体14は、配線パターン4の一部で構成されている。そして、この場合、半導体チップ8と配線パターン4との間には、異方性導電接着剤16が設けられていて、導電体14はこの異方性導電接着剤16を介して間接的に半導体チップ8の電極10と配線パターン4とを電氣的に接続している。

ムに形成された穴の内部に充填されて、その穴を介して対向する前記半導体チップの電極と前記回路基板上の配線パターンとを接続する導電体とで構成されたことを特徴としている。

この構成において、回路基板の配線パターン上に絶縁性フィルムを設ける。この場合、絶縁性フィルムのフィルム面積は半導体チップのチップ面積よりも広いから、半導体チップの周辺エッジがその配線パターンに電氣的にショートするおそれがない。そして、絶縁性フィルムの穴に充填された導電体により、半導体チップの電極と回路基板上の配線パターンとが電氣的に接続される。

(実施例)

以下、本発明の実施例を図面を参照して詳細に説明する。第1図は本発明の実施例に係る半導体チップ実装方式を示す斜視図であり、第2図は第1図のA-A線に沿う断面図であり、第3図は第2図の要部の拡大断面図である。これらの図において、2は半導体チップの電極に接続される配線パターンを形成されたポリエスチルフィルム製の

このような構成を有する本実施例の半導体チップ実装方式にあっては、絶縁性フィルム6のフィルム面積が半導体チップ8のチップ面積よりも広いから、半導体チップ8の周辺エッジがその配線パターン4に電氣的にショートするおそれがない。また、絶縁性フィルム6の穴12に充填された導電体14により、半導体チップ8の電極10と回路基板2上の配線パターン4とが電氣的に接続される。

次に、上記における半導体チップ実装要領について第4図を参照して説明する。まず、第4図(a)に示すように、導電性インクを用いてスクリーン印刷の手法で配線パターン4を形成された回路基板2を用意し、そして、用意された回路基板2の上に、穴開け加工されたフレキシブルで、かつ厚さ5〜10 μ mのポリエスチル製絶縁性フィルム6を矢印方向に向けて載せる。この載置状態で第4図(b)に示すように、熱圧着により絶縁性

ドーザ樹脂が熱溶融して絶縁性フィルム6は配線パターン4上に固定されるとともに、あらかじめ穴開け加工された絶縁性フィルム6の穴12の内部に熱溶融した導電性インクが浸入してくる、この浸入してきた導電性インクが導電体14となる。次に、配線パターン4を含めて回路基板2上の所要箇所に熱可塑性または熱硬化性の、かつ最大10 μ m以下の径で平均粒径が5 μ m前後の金属粒子を含んだ異方性導電接合剤16を5~9 μ mの厚さで設けるとともに、その異方性導電接合剤16を介して半導体チップ8を、その電極10が絶縁性フィルム6の穴12に対向するようにして配線パターン4上に載せる。そうすると、異方性導電接合剤16の異方性により、導電体14と半導体チップ8の電極10とが電気的に接続される。このようにして、第1図~第3図に示した本実施例による半導体チップの実装が完了する。

第5図は本実施例の半導体チップ実装における他の組み立て要領の説明に供する図である。まず、あらかじめ形成された金属面からなる配線パター

ン4が形成された回路基板2を用意する。そして、第5図(a)および第5図(b)に示すようにその回路基板2の上から、あらかじめホットメルト接合剤20を塗布された絶縁性フィルム6を設けるとともに、絶縁性フィルム6を載せた状態で熱圧着してその絶縁性フィルム6を回路基板2上に固定する。次に、第5図(c)に示すように、絶縁性フィルム6に、適宜の穴開け加工手段で半導体チップ8の電極10に対向して穴12を形成する。この場合、その穴開け加工手段としては、超音波発生ヘッド、熱圧着ヘッドを用いて絶縁性フィルム6を加熱溶融する方法とか、マスクをかぶせて紫外線照射する方法とか、レーザー光線で絶縁性フィルム6の所要箇所を焼き飛ばす方法とか、その他の方法がある。このようにして、穴開け加工された絶縁性フィルム6におけるその穴12に、第5図(d)に示すように、導電性インクを埋め込んで導電体14を形成する。この導電体の埋め込みは、例えば全体に均一に導電性インクを塗布し、刷毛のようなもので不要な導電性インクをか

きとる方法とか、金属面に導電性のホットメルト接合剤を組み合わせた熱転写フィルムをかぶせて、絶縁性フィルム6の穴12から望む配線パターン4にその金属膜を転写する方法とか、針状の先端部を持つノズルから導電性インクをその絶縁性フィルム6の穴12に直接転写する方法とか、その他の方法がある。このようにして、第1図~第3図の半導体チップの実装が完了する。

(発明の効果)

以上のように本発明によれば、パンパ形式に代わり簡単に半導体チップの電極と配線パターンとを接続できるから、加工費が安く済む半導体チップ実装方式を提供することができる。

4. 図面の簡単な説明

第1図は本発明の実施例に係る半導体チップ実装方式を示す斜視図、第2図は第1図のA-A線に沿う断面図、第3図は第2図の要部の拡大断面図、第4図は本発明方式による組み立て要領の説明に供する図、第5図は本発明方式による他の組

2…回路基板、4…配線パターン、6…絶縁性フィルム、8…半導体チップ、10…半導体チップの電極、12…絶縁性フィルム6の穴、14…導電体、16…異方性導電接合剤。

出願人 シャープ株式会社

代理人 弁理士 岡田和秀

図 1

(本発明の製造方法に係る半導体チップ実装方式を示す斜視図)

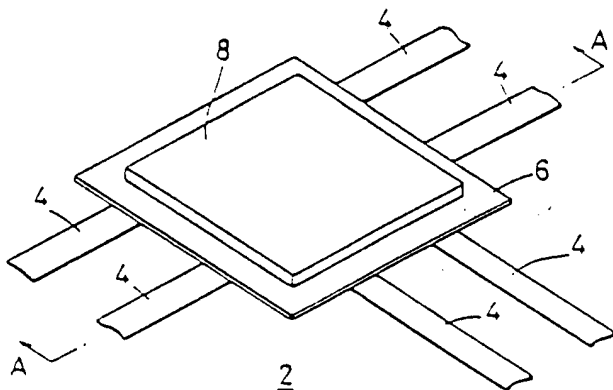


図 2

(図 1 の A-A 線に沿う断面図)

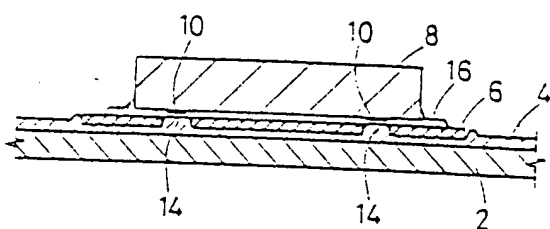


図 3

(図 2 の要部の拡大断面図)

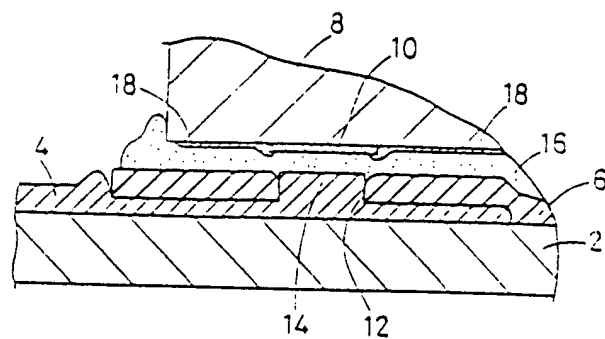


図 4

(本発明方式による組み立て要領の説明に供する図)

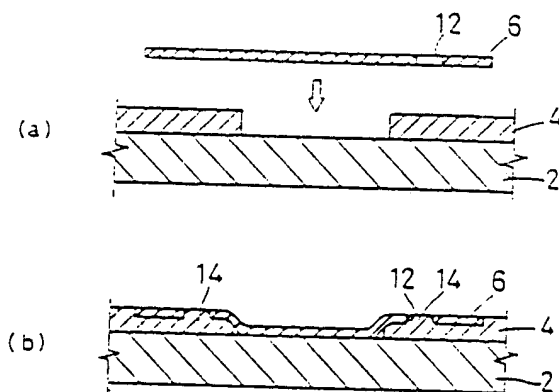
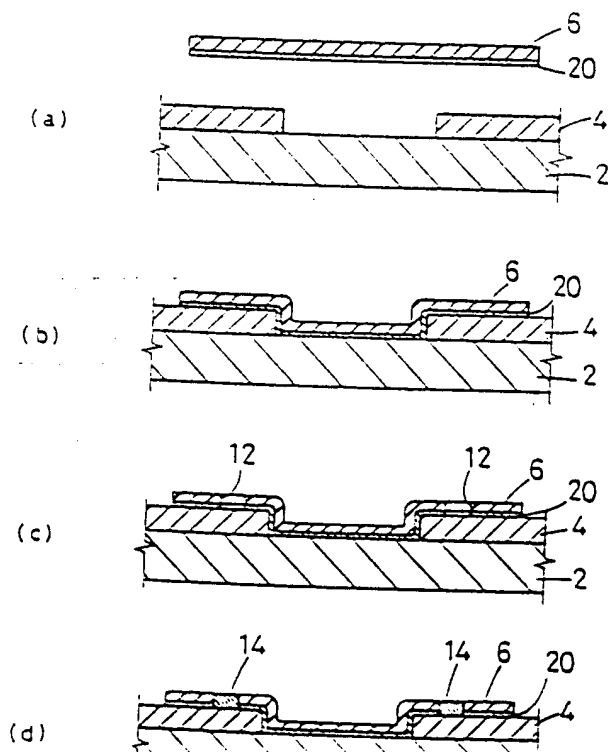


図 5

(本発明方式による他の組み立て要領の説明に供する図)



PCT

世界知的所有権機関
国際事務局
特許協力条約に基づいて公開された国際出願



(51) 国際特許分類6 H01L 21/60	A1	(11) 国際公開番号 WO00/02243 (43) 国際公開日 2000年1月13日(13.01.00)
(21) 国際出願番号 PCT/JP99/03417 (22) 国際出願日 1999年6月25日(25.06.99) (30) 優先権データ 特願平10/201246 1998年7月1日(01.07.98) JP (71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)[JP/JP] 〒163-0811 東京都新宿区西新宿2丁目4番1号 Tokyo, (JP) (72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 橋元伸晃(HASHIMOTO, Nobuaki)[JP/JP] 〒392-8502 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP) (74) 代理人 井上 一, 外(INOUE, Hajime et al.) 〒167-0051 東京都杉並区荻窪5丁目26番13号 荻窪TMビル2階 Tokyo, (JP)	(81) 指定国 CN, JP, KR, SG, US 添付公開書類 国際調査報告書	

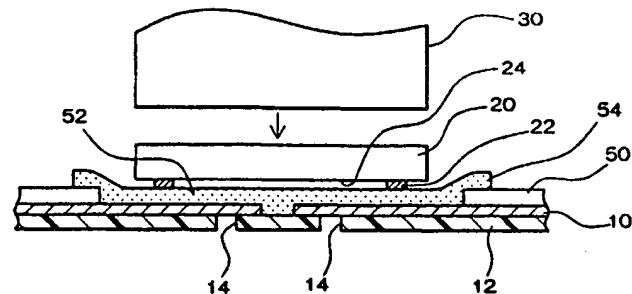
(54)Title: SEMICONDUCTOR DEVICE, METHOD OF MANUFACTURE, CIRCUIT BOARD, AND ELECTRONIC DEVICE

(54)発明の名称 半導体装置及びその製造方法、回路基板並びに電子機器

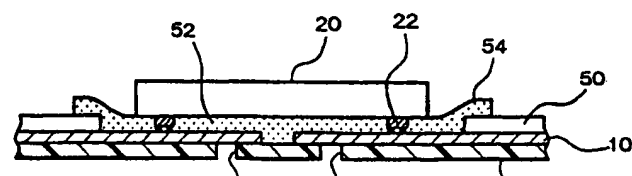
(57) Abstract

A method of manufacturing a semiconductor device comprises a first step of providing a substrate (12) provided with interconnection patterns (10) and covered with a protective layer (50) except those portions to be connected electrically with electrodes (22) of a semiconductor element (20), and providing anisotropic conductive material (16) between the interconnection patterns (10) and the electrodes (22) on the substrate (12), the anisotropic conductive material extending to the protection layer (50) from the area where the semiconductor element (20) is to be mounted; and a second step of connecting between the interconnection patterns (10) and the electrodes (22) electrically by bonding the semiconductor element (20) to the substrate (12) with the anisotropic conductive material (16).

A



B



(57)要約

半導体装置の製造方法は、配線パターン10が形成され半導体素子20の電極22との電気的な接続部分を除いて保護層50にて覆われた基板12を用意し、配線パターン10と電極22との間であって基板12における半導体素子20の搭載領域から保護層50上にかけて異方性導電材料16を設ける第1工程と、異方性導電材料16によって基板12と半導体素子20とを接着して配線パターン10と電極22とを電気的に導通させる第2工程と、を含む。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RJ	ロシア
AL	アルバニア	EE	エストニア	LC	セントルシア	SD	スーダン
AM	アルメニア	ES	スペイン	LI	リヒテンシュタイン	SE	スウェーデン
AT	オーストリア	FI	フィンランド	LK	スリ・ランカ	SG	シンガポール
AU	オーストラリア	FR	フランス	LR	リベリア	SI	スロヴェニア
AZ	アゼルバイジャン	GA	ガボン	LS	レソト	SK	スロヴァキア
BA	ボスニア・ヘルツェゴビナ	GB	英国	LT	リトアニア	SL	シエラ・レオネ
BB	バルバドス	GD	グレナダ	LU	ルクセンブルグ	SN	セネガル
BE	ベルギー	GE	グルジア	LV	ラトヴィア	SZ	スワジランド
BF	ブルキナ・ファソ	GH	ガーナ	MA	モロッコ	TD	チャード
BG	ブルガリア	GM	ガンビア	MC	モナコ	TG	トーゴ
BJ	ベナン	GN	ギニア	MD	モルドヴァ	TJ	タジキスタン
BR	ブラジル	CW	ギニア・ビサウ	MG	マダガスカル	TZ	タンザニア
BY	ベラルーシ	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア共和国	TM	トルクメニスタン
CA	カナダ	HR	クロアチア	ML	マリ	TR	トルコ
CF	中央アフリカ	HU	ハンガリー	MN	モンゴル	TT	トリニダード・トバゴ
CG	コンゴ	ID	インドネシア	MR	モーリタニア	UA	ウクライナ
CH	スイス	IE	アイルランド	MW	マラウイ	UG	ウガンダ
CI	コートジボアール	IL	イスラエル	MX	メキシコ	US	米国
CM	カメルーン	IN	インド	NE	ニジェール	UZ	ウズベキスタン
CN	中国	IS	アイスランド	NL	オランダ	VN	ヴェトナム
CR	コスタ・リカ	IT	イタリア			YU	ユーゴスラビア

明細書

半導体装置及びその製造方法、回路基板並びに電子機器

技術分野

本発明は、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

背景技術

近年の電子機器の小型化に伴い、高密度実装に適した半導体装置のパッケージが要求されている。これに応えるために、BGA (Ball Grid Array) やCSP (Chip Scale/Size Package) のような表面実装型パッケージが開発されている。表面実装型パッケージでは、半導体チップに接続される配線パターンの形成された基板が使用されることがある。

従来の表面実装型パッケージでは、配線パターンなどを隙間無く保護するために保護膜を形成することが難しいため、生産性の向上が難しかった。

本発明は、この問題点を解決するものであり、その目的は、信頼性及び生産性に優れた半導体装置の製造方法及びその方法により製造される半導体装置、回路基板並びに電子機器を提供することにある。

発明の開示

(1) 本発明に係る半導体装置の製造方法は、電極が形成された半導体素子と、配線パターンが形成され前記配線パターンにおける前記電極との電気的な接続部分を除いて保護層にて覆われた基板とを接着剤により接続半導体装置の製造方法であって、

前記配線パターンと前記電極との間であって、前記基板における前記半導体素子の搭載領域から前記保護層上にかけて前記接着剤を設ける第1工程と、

前記接着剤によって前記基板と前記半導体素子とを接着し、前記配線パターン

を含む。

本発明によれば、接着剤は、保護層にかかるように設けられるので、接着剤と保護層との間に隙間が形成されず、配線パターンが露出せずそのマイグレーションを防止することができる。

(2) この半導体装置の製造方法において、

前記接着剤には導電粒子が分散されており、前記導電粒子により前記配線パターンと前記電極とを電氣的に導通させてもよい。

これによれば、導電粒子によって配線パターンと電極とを電氣的に導通させるので、信頼性及び生産性に優れた方法で半導体装置を製造することができる。

(3) この半導体装置の製造方法において、

前記第1工程前に、前記接着剤を予め前記半導体素子の前記電極が形成された前記面に設けておいてもよい。

(4) この半導体装置の製造方法において、

前記第1工程前に、前記接着剤を予め前記基板の前記配線パターンが形成された面に設けておいてもよい。

(5) この半導体装置の製造方法において、

前記接着剤は、熱硬化性の接着剤であってもよい。

(6) この半導体装置の製造方法において、

前記第1工程で、前記接着剤を前記半導体素子からはみ出した状態で設け、

前記第2工程で、前記半導体素子と前記基板との間に熱を加えて、前記半導体素子と前記基板との間で前記接着剤を硬化させ、

前記第2工程後に、前記接着剤のうち、前記第2工程において硬化が完了しない部分に熱を加える第3工程を含んでもよい。

(7) この半導体装置の製造方法において、

前記第3工程で、加熱治具によって前記接着剤を加熱してもよい。

(8) この半導体装置の製造方法において、

前記加熱治具と前記接着剤との間に、前記接着剤との離型性の高い離型層を介

(9) この半導体装置の製造方法において、
前記離型層を、前記加熱治具に設けておいてもよい。

(10) この半導体装置の製造方法において、
前記離型層を、前記接着剤上に設けておいてもよい。

(11) この半導体装置の製造方法において、
前記第3工程で、非接触で前記接着剤を加熱してもよい。

(12) この半導体装置の製造方法において、
前記配線パターンに接続されるハンダボールを前記基板に形成するときのリフロー工程を含み、
前記第3工程を前記リフロー工程で行ってもよい。

(13) この半導体装置の製造方法において、
前記半導体素子の他に電子部品を前記配線パターンに電氣的に接合するときのリフロー工程を含み、
前記第3工程を前記リフロー工程で行ってもよい。

(14) この半導体装置の製造方法において、
前記第2工程後に、前記接着剤の前記半導体素子との接触領域以外の領域で、
前記基板を切断してもよい。

(15) この半導体装置の製造方法において、
前記基板を切断する位置は、前記基板の前記配線パターンの端部よりも外側の領域であってもよい。

(16) この半導体装置の製造方法において、
前記基板を切断する前に前記接着剤の全体を硬化させて、硬化した前記接着剤を前記基板とともに切断してもよい。

(17) この半導体装置の製造方法において、
前記第2工程で、前記接着剤を、前記半導体素子の側面の少なくとも一部に至るまで回り込ませてもよい。

これによれば、接着剤は、半導体素子の側面の少なくとも一部を覆うので、機

防止してコロージョンを防止することができる。

(18) この半導体装置の製造方法において、

前記接着剤は、前記第2工程完了後における前記半導体素子と前記基板との間隔よりも大きな厚みで前記第1工程で設けられ、前記第2工程で前記半導体素子と前記基板との間で加圧されて前記半導体素子からはみ出してもよい。

(19) この半導体装置の製造方法において、

前記接着剤は、遮光性材料を含有してもよい。

これによれば、接着剤が遮光性材料を含有するので、半導体素子の電極を有する面への迷光を遮断することができる。これにより、半導体素子の誤作動を防止することができる。

(20) この半導体装置の製造方法において、

予め、前記半導体素子の搭載領域及びその周辺を除いて前記保護層にて覆われた前記基板を用意してもよい。

(21) 本発明に係る半導体装置は、電極を有する半導体素子と、配線パターンが形成された基板と、前記配線パターンにおける半導体素子の電極との電気的な接続部分を除いて前記基板に設けられた保護層と、接着剤と、

を有し、

前記接着剤は、前記半導体素子の搭載領域から前記保護層上にかけて設けられ、前記半導体素子の前記電極と前記配線パターンとが電気的に導通する。

本発明によれば、接着剤は、保護層にかかるように設けられるので、接着剤と保護層との間に隙間が形成されず、配線パターンが露出せずそのマイグレーションを防止することができる。

(22) この半導体装置において、

前記接着剤には導電粒子が分散されて異方性導電材料を構成していてもよい。

これによれば、異方性導電材料によって配線パターンと電極とが電気的に導通しているので、信頼性及び生産性に優れている。

(23) この半導体装置において、

(24) この半導体装置において、

前記接着剤は、前記半導体素子の側面の少なくとも一部を覆っていてもよい。

これによれば、接着剤は、半導体素子の側面の少なくとも一部を覆うので、機械的な破壊から半導体素子を保護する。また、半導体素子は、電極から遠い位置まで接着剤にて覆われるので、電極に水分が到達しにくくなり、電極のコロージョンを防止することができる。

(25) この半導体装置において、

前記接着剤は、遮光性材料を含有してもよい。

これによれば、接着剤が遮光性材料を含有するので、半導体素子の電極を有する面への迷光を遮断することができる。これにより、半導体素子の誤作動を防止することができる。

(26) この半導体装置において、

前記保護層は、前記半導体素子の搭載領域及びその周辺を除いて形成されていてもよい。

(27) 本発明に係る半導体装置は、上記方法により製造されたものである。

(28) 本発明に係る回路基板には、上記半導体装置が実装されている。

(29) 本発明に係る電子機器は、上記回路基板を有する。

図面の簡単な説明

図1A～図1Dは、第1の参考形態に係る半導体装置の製造方法を示す図であり、図2A及び図2Bは、第1の参考形態の変形例を示す図であり、図3A及び図3Bは、第2の参考形態に係る半導体装置の製造方法を示す図であり、図4A及び図4Bは、実施の形態に係る半導体装置の製造方法を示す図であり、図5A及び図5Bは、第3の参考形態に係る半導体装置の製造方法を示す図であり、図6は、本実施の形態に係る半導体装置が実装された回路基板を示す図であり、図7は、本実施の形態に係る半導体装置が実装された回路基板を備える電子機器を示す図である。

発明を実施するための最良の形態

以下、本発明の好適な実施の形態について図面を参照して説明する。本発明の実施の形態は、図4A及び図4Bに示されている。本発明の実施には、次の参考形態を適用することができる。

(第1の参考形態)

図1A～図1Dは、第1の参考形態に係る半導体装置の製造方法を示す図である。本参考形態では、図1Aに示すように、配線パターン10が少なくとも一方の面18に形成された基板12が使用される。

基板12は、フレキシブル基板等の有機系材料から形成されたもの、金属系基板等の無機系材料から形成されたもの、両者の組み合わせられたもののうちいずれであってもよい。フレキシブル基板として、テープキャリアが使用されてもよい。基板12の導電性が高い場合には、基板12と配線パターン10との間及びスルーホール14の内側、又はこれに加えて配線パターン10の形成面とは逆の面に、絶縁膜が形成される。

基板12にはスルーホール14が形成されており、配線パターン10はスルーホール14上をまたいで形成されている。また、配線パターン10の一部として、スルーホール14上には外部電極形成用のランド17が形成されている。

このような基板12が用意されると、基板12に接着剤の一例として異方性導電材料16を設ける。以下の説明において、異方性導電材料は、接着剤の一例である。異方性導電材料16は、接着剤（バインダ）に導電粒子（導電フィラー）が分散されたもので、分散剤が添加される場合もある。異方性導電材料16は、予めシート状に形成されてから基板12に貼り付けてもよく、あるいは液状のまま基板12に設けてもよい。また、異方性導電材料16は、半導体素子20の電極22を有する面24よりも大きく設けてもよいが、面24よりも小さく設けて、押圧されて面24からはみ出す量で設けてもよい。

あるいは、異方性導電材料16を、半導体素子20の面24に、押圧されて面24からはみ出す量で設けてもよい。なお、導電粒子を含有しない接着剤を使用

本参考形態では、異方性導電材料に熱硬化性の接着剤が使用され、さらに、異方性導電材料 16 は遮光性材料を含有してもよい。遮光性材料として、例えば黒色染料あるいは黒色顔料を接着剤樹脂中に分散させたものを用いることができる。

使用する接着剤としては、エポキシ系を代表例とする熱硬化型接着剤を使用してもよいし、エポキシ系又はアクリレート系を代表例とする光硬化型接着剤を使用してもよい。さらに、電子線硬化タイプ、熱可塑（熱接着）タイプの接着剤を用いてもよい。熱硬化型以外の接着剤を使用する場合、以下全ての実施の形態中で、加熱又は加圧する代わりに、エネルギーを加えればよい。

次に、例えば、異方性導電材料 16 上に、半導体素子 20 を載せる。詳しくは、半導体素子 20 の電極 22 を有する面 24 を、異方性導電材料 16 に向けて半導体素子 20 を載せる。また、電極 22 が、配線パターン 10 の電極接続用のランド（図示せず）上に位置するように、半導体素子 20 を配置する。なお、半導体素子 20 は、二辺にのみ電極 22 が形成されたものであっても、四辺に電極 22 が形成されたものでもよい。電極 22 は、金又はハンダ等の突起を A1 パッド上に設けたものを用いることが多いが、配線パターン 10 側に、前述の突起又は配線パターン 10 をエッチングして作成した突起を用いても良い。

以上の工程により、半導体素子 20 の電極 22 が形成された面 24 と、基板 12 の配線パターン 10 が形成された面 18 と、の間に異方性導電材料 16 が介在する。そして、治具 30 を、電極 22 が形成された面 24 とは反対の面 26 に押しつけて、半導体素子 20 を基板 12 の方向に加圧する。あるいは、半導体素子 20 と基板 12 との間に圧力を加える。接着剤の一例である異方性導電材料 16 は、半導体素子 20 の面 24 の領域内に設けられていた場合でも、圧力によって、面 24 からはみ出すようになる。また、治具 30 は、ヒータ 32 を内蔵しており、半導体素子 20 を加熱する。なお、治具 30 として、異方性導電材料 16 がはみ出した部分にも熱を出来るだけ加えたい点を考慮すると、半導体素子 20 の平面積よりも大きい平面積を有するものを用いることが好ましい。こうすることで、半導体素子 20 の周囲まで熱が加わり易くなる。

こうして、図 1D に示すように、半導体素子 20 の電極 22 は、配線パターン 10

10とは、異方性導電材料16の導電粒子を介して、電氣的に導通する。本参考形態によれば、異方性導電材料16によって配線パターン10と電極22とを電氣的に導通させるので、信頼性及び生産性に優れた方法で半導体装置を製造することができる。

また、治具30によって半導体素子20が加熱されているので、異方性導電材料16は、半導体素子20との接触領域において硬化している。ただし、この状態では、半導体素子20と接触していない領域又は半導体素子20から離れた領域は、異方性導電材料16には熱が行き届かないので、完全には硬化していない。この領域の硬化は、次の工程で行われる。

図1Cに示すように、基板12のスルーホール14内及びその付近に、ハンダ34を設ける。ハンダ34は、例えばクリームハンダを用いて、印刷法により設けることができる。また、予め形成されたハンダボールを上記位置に載せても良い。

続いて、リフロー工程においてハンダ34を加熱して、図1Dに示すように、ハンダボール36を形成する。ハンダボール36は、外部電極となる。このリフロー工程では、ハンダ34のみならず異方性導電材料16も加熱される。この熱によって、異方性導電材料16の未硬化の領域も硬化する。すなわち、異方性導電材料16のうち、半導体素子20と接触していない領域又は半導体素子20から離れた領域が、ハンダボール36の形成のためのリフロー工程で硬化する。

こうして得られた半導体装置1によれば、異方性導電材料16の全てが硬化しているので、半導体素子20の外周部において異方性導電材料16が基板12からはがれて水分が侵入して配線パターン10のマイグレーションを引き起こすことが防止される。また、異方性導電材料16の全体が硬化するので、異方性導電材料16中への水分の含有も防止することができる。

さらに、半導体装置1は、遮光性材料を含有する異方性導電材料16によって、半導体素子20の電極22を有する面24が覆われているので、この面24への迷光を遮断することができる。これにより、半導体素子20の誤作動を防止する

図 2 A 及び図 2 B は、第 1 の参考形態の変形例を示す図である。この変形例では、第 1 の参考形態と同じ構成には同じ符号をとり、その構成及びその構成に起因する効果についての説明を省略する。この点は、以降の実施の形態でも同様である。

図 2 A に示す工程は、図 1 B の工程後で図 1 C の工程前に、行われる。具体的には、異方性導電材料 16 のうち、半導体素子 20 と接触していない領域又は半導体素子 20 から離れた領域を、加熱治具 38 にて加熱する。加熱治具 38 には、未硬化の異方性導電材料 16 が付着しにくいように、接着剤の一例である異方性導電材料 16 との離型性が高いテフロンなどからなる離型層 39 が設けられていることが好ましい。あるいは、離型層 39 を、接着剤の一例である異方性導電材料 16 上に設けておいてもよい。さらに、接着剤の一例である異方性導電材料 16 とは非接触で、これを加熱してもよい。こうすることで、異方性導電材料 16 のうち、半導体素子 20 と接触していない領域又は半導体素子 20 から離れた領域を硬化させることができる。また、治具ではなく、部分的に加熱できる熱風又は光ヒータを用いても良い。

あるいは、図 2 B に示すように、図 1 B の工程後で図 1 C の工程前に、半導体素子 20 とは別の電子部品 40 を配線パターン 10 に電氣的に接合するためのリフロー工程を行ってもよい。このリフロー工程によって、異方性導電材料 16 のうち、半導体素子 20 と接触していない領域又は半導体素子 20 から離れた領域が加熱されて硬化する。なお、電子部品 40 として、例えば、抵抗器、コンデンサ、コイル、発振器、フィルタ、温度センサ、サーミスタ、バリスタ、ポリウム又はヒューズなどがある。

これらの変形例によっても、異方性導電材料 16 の全てを硬化させることができるので、異方性導電材料 16 が基板 12 からのはがれて水分が侵入し、配線パターン 10 のマイグレーションを引き起こすことが防止される。また、異方性導電材料 16 の全体が硬化するので、水分の含有も防止することができる。

また、上記工程後に、接着剤の一例である異方性導電材料 16 の半導体素子 2

本参考形態では、基板 12 として片面配線基板を用いた例を述べたが、これに限ることはなく、両面配線板又は多層配線板を用いてもよい。この場合、スルーホール中にハンダを形成せず、半導体素子載置面とは逆の面に設けられるランド上にハンダボールを形成してもよい。また、ハンダボールのかわりに、他の導電性突起を用いても良い。さらに、半導体素子と基板との接続は、ワイヤーボンディングによってもよい。これらは、以降の実施の形態でも同様である。

また、本実施の形態では、熱硬化性の接着剤のみならず、熱可塑性の接着剤の一例となる異方性導電材料 16 を使用してもよい。熱可塑性の接着剤は、冷却して硬化させることができる。あるいは、紫外線などの放射線で硬化する接着剤を使用してもよい。このことは、以下の実施の形態でも同様である。

(第 2 の参考形態)

図 3 A 及び図 3 B は、第 2 の参考形態に係る半導体装置の製造方法を示す図である。本参考形態は、第 1 の参考形態に引き続き行われる。

すなわち、本参考形態では、図 1 D の工程に続いて、図 3 A に示すように、異方性導電材料 16 及び基板 12 を、半導体素子 20 よりもわずかに大きいサイズに、固定刃 41 にて押さえながら可動刃 42 によって切断して、図 3 B に示す半導体装置 2 を得る。切断の手段は、これに限定されるものではなく、他の切断手段及び固定手段があれば適用することができる。半導体装置 2 は、異方性導電材料 16 とともに基板 12 が切断されるので、両者の切断面が面一になり、基板 12 の全面を異方性導電材料 16 が覆う。そして、配線パターン 10 が露出しないので、水分が配線パターン 10 に到達せずマイグレーションを防止することができる。

また、本参考形態によれば、異方性導電材料 16 は、切断されることになるので、半導体素子 20 と等しいかわずかに大きいサイズに予め切断しておく必要もなく、半導体素子 20 の位置に対応するように正確に位置合わせする必要がない。

なお、本参考形態は、ハンダボール 36 を形成してから異方性導電材料 16 及び基板 12 が切断される例であるが、切断の時期は、少なくとも半導体素子 20 が異方性導電材料 16 上に載置された後であれば、図 3 A の形成に関

らずいつでもよい。ただし、異方性導電材料 16 は、少なくとも半導体素子 20 との接触領域において硬化していることが好ましい。この場合には、半導体素子 20 と配線パターン 10 との位置ずれを防止することができる。また、異方性導電材料 16 は、切断箇所においても未硬化であるよりも硬化していた方が、切断工程が容易である。

なお、基板 12 を切断するのであれば、接着剤の一例である異方性導電材料 16 の全体を一度に硬化させてもよい。例えば、半導体素子 20 の電極 22 と配線パターン 10 とを電氣的に接続させるときに、接着剤の一例である異方性導電材料 16 の全体に対して、加熱したり冷却したりすればよい。熱硬化性の接着剤が使用されるときには、具体的には、半導体素子 20 及び半導体素子 20 からはみ出した接着剤の両方に接触する治具を使用してもよい。あるいは、オーブンによって加熱してもよい。

(実施の形態)

図 4 A 及び図 4 B は、実施の形態に係る半導体装置の製造方法を示す図である。本実施の形態では、第 1 の参考形態の基板 12 が使用され、基板 12 には、保護層 50 が形成される。保護層 50 は、配線パターン 10 を覆って水分に触れないようにするもので、例えばソルダレジストが使用される。

保護層 50 は、半導体素子 20 を基板 12 に搭載するための領域よりも広い領域 52 を除いて形成されている。すなわち、領域 52 は、半導体素子 20 の電極 22 を有する面 24 よりも大きく、この領域 52 内において、半導体素子 20 の電極 22 との接続用のランド（図示せず）が、配線パターン 10 に形成されている。あるいは、保護層 50 は、少なくとも半導体素子 20 の電極 20 との電氣的な接続部を避けて形成されていけばよい。

このような基板 12 に、第 1 の参考形態の異方性導電材料 16 として選択可能な材料からなる異方性導電材料 54（接着剤）が設けられる。なお、異方性導電材料 54 は、遮光性材料を含有することが必須ではないが、含有していれば第 1 の参考形態と同様の効果を得られる。

本実施の形態では、異方性導電材料 54 は、半導体素子 20 の搭載領域から保

護層 50 にかけて設けられる。すなわち、異方性導電材料 54 は、保護層 50 の形成されない領域 52 において配線パターン 10 及び基板 12 を覆うとともに、保護層 50 の領域 52 を形成する端部に重なって形成される。あるいは、接着剤の一例となる異方性導電材料 54 は、半導体素子 20 側に設けてもよい。詳しくは、第 1 の参考形態で説明した内容が適用される。

そして、図 4 A に示すように、治具 30 を介して半導体素子 20 を基板 12 の方向に加圧して加熱する。あるいは、少なくとも半導体素子 20 と基板 12 との間に圧力を加える。こうして、図 4 B に示すように、半導体素子 20 の電極 22 と配線パターン 10 とが電氣的に導通する。その後、図 1 C 及び図 1 D に示すのと同様の工程で、ハンダボールを形成して半導体装置が得られる。

本実施の形態によれば、異方性導電材料 54 が、保護層 50 の形成されない領域 52 に形成されるだけでなく、保護層 50 の領域 52 を形成する端部に重なって形成されている。したがって、異方性導電材料 54 と保護層 50 との間に隙間が形成されないので、配線パターン 10 が露出せず、マイグレーションを防止することができる。

なお、本実施の形態においても、半導体素子 20 からはみだした領域において異方性導電材料 54 を硬化させることが好ましい。その硬化の工程は、第 1 の参考形態と同様の工程を適用することができる。

(第 3 の参考形態)

図 5 A 及び図 5 B は、第 3 の参考形態に係る半導体装置の製造方法を示す図である。本参考形態では、第 1 の参考形態の基板 12 が使用され、基板 12 の上に、異方性導電材料 56 (接着剤) が設けられる。本参考形態が第 1 の参考形態と相違するのは、異方性導電材料 56 の厚みにある。すなわち、図 5 A に示すように、本参考形態では、異方性導電材料 56 の厚みが、図 1 A に示す異方性導電材料 16 の厚みよりも大きくなっている。具体的には、異方性導電材料 56 は、半導体素子 20 の電極 22 を有する面 24 と、基板 12 に形成された配線パターン 10 との間隔よりも厚くなっている。また、異方性導電材料 56 は、半導体素子 20 よりも少なくとも若干大きくなっている。なお、この厚みは、半導体素子の電極の厚みよりも大きくなるように設定される。

なくともいずれか一方が満たされていればよい。

そして、図5Aに示すように、例えば、治具30を介して半導体素子20を基板12の方向に加圧して加熱する。そうすると、図5Bに示すように、異方性導電材料56が、半導体素子20の側面28の一部又は全部に至るまでまわりこむ。その後、図1C及び図1Dに示すのと同様の工程で、ハンダボールを形成して半導体装置が得られる。

本参考形態によれば、半導体素子20の側面28の少なくとも一部が異方性導電材料56によって覆われるので、機械的な破壊から半導体素子20が保護されることに加えて、電極22から離れた位置まで異方性導電材料56が覆うので、電極22などのコロージョンを防止することができる。

前述した実施の形態は、FDB (Face Down Bonding) のCSP (Chip Size/Scale Package) を中心に記述されているが、FDBを適用した半導体装置、例えばCOF (Chip on Film) やCOB (Chip on Board) を適用した半導体装置などにも、本発明を適用することができる。

図6には、上述した実施の形態に係る方法によって製造された半導体装置1100を実装した回路基板1000が示されている。回路基板1000には例えばガラスエポキシ基板等の有機系基板を用いることが一般的である。回路基板1000には、例えば銅からなる配線パターンが所望の回路となるように形成されている。そして、配線パターンと半導体装置1100の外部電極とを機械的に接続することでそれらの電氣的導通が図られる。

なお、半導体装置1100は、実装面積をベアチップにて実装する面積にまで小さくすることができるので、この回路基板1000を電子機器に用いれば電子機器自体の小型化が図れる。また、同一面積内においてはより実装スペースを確保することができ、高機能化を図ることも可能である。

そして、この回路基板1000を備える電子機器として、図7には、ノート型パーソナルコンピュータ1200が示されている。

なお、能動部品か受動部品かを問わず、種々の面実装用の電子部品に本発明を
適用する。例えば、半導体素子、抵抗、コンデンサ、インダクタ、トランジスタ、ダイオード、

発振器、フィルタ、温度センサ、サーミスタ、バリスタ、ボリューム又はヒューズなどがある。

請求の範囲

1. 電極が形成された半導体素子と、配線パターンが形成され前記配線パターンにおける前記電極との電気的な接続部分を除いて保護層にて覆われた基板とを接着剤により接続する半導体装置の製造方法であって、

前記配線パターンと前記電極との間であって、前記基板における前記半導体素子の搭載領域から前記保護層上にかけて前記接着剤を設ける第1工程と、

前記接着剤によって前記基板と前記半導体素子とを接着し、前記配線パターンと前記電極とを電気的に導通させる第2工程と、

を含む半導体装置の製造方法。

2. 請求項1記載の半導体装置の製造方法において、

前記接着剤には導電粒子が分散されており、前記導電粒子により前記配線パターンと前記電極とを電気的に導通させる半導体装置の製造方法。

3. 請求項1記載の半導体装置の製造方法において、

前記第1工程前に、前記接着剤を予め前記半導体素子の前記電極が形成された前記面に設けておく半導体装置の製造方法。

4. 請求項1記載の半導体装置の製造方法において、

前記第1工程前に、前記接着剤を予め前記基板の前記配線パターンが形成された面に設けておく半導体装置の製造方法。

5. 請求項1記載の半導体装置の製造方法において、

前記接着剤は、熱硬化性の接着剤である半導体装置の製造方法。

6. 請求項5記載の半導体装置の製造方法において、

前記第1工程で、前記接着剤を前記半導体素子からはみ出した状態で設け、

前記第2工程で、前記半導体素子と前記基板との間に熱を加えて、前記半導体素子と前記基板との間で前記接着剤を硬化させ、

前記第2工程後に、前記接着剤のうち、前記第2工程において硬化が完了しない部分に熱を加える第3工程を含む半導体装置の製造方法。

7. 請求項6記載の半導体装置の製造方法において、

前記第3工程で、加熱治具によって前記接着剤を加熱する半導体装置の製造方法。

法。

8. 請求項 7 記載の半導体装置の製造方法において、

前記加熱治具と前記接着剤との間に、前記接着剤との離型性の高い離型層を介在させて前記接着剤を加熱する半導体装置の製造方法。

9. 請求項 8 記載の半導体装置の製造方法において、

前記離型層を、前記加熱治具に設けておく半導体装置の製造方法。

10. 請求項 8 記載の半導体装置の製造方法において、

前記離型層を、前記接着剤上に設けておく半導体装置の製造方法。

11. 請求項 6 記載の半導体装置の製造方法において、

前記第 3 工程で、非接触で前記接着剤を加熱する半導体装置の製造方法。

12. 請求項 6 記載の半導体装置の製造方法において、

前記配線パターンに接続されるハンダボールを前記基板に形成するときのリフロー工程を含み、

前記第 3 工程を前記リフロー工程で行う半導体装置の製造方法。

13. 請求項 6 記載の半導体装置の製造方法において、

前記半導体素子の他に電子部品を前記配線パターンに電氣的に接合するときのリフロー工程を含み、

前記第 3 工程を前記リフロー工程で行う半導体装置の製造方法。

14. 請求項 1 記載の半導体装置の製造方法において、

前記第 2 工程後に、前記接着剤の前記半導体素子との接触領域以外の領域で、前記基板を切断する半導体装置の製造方法。

15. 請求項 14 記載の半導体装置の製造方法において、

前記基板を切断する位置は、前記基板の前記配線パターンの端部よりも外側の領域である半導体装置の製造方法。

16. 請求項 14 記載の半導体装置の製造方法において、

前記基板を切断する前に前記接着剤の全体を硬化させて、硬化した前記接着剤を前記基板とともに切断する半導体装置の製造方法。

17. 請求項 1 記載の半導体装置の製造方法において、

前記第 2 工程で、前記接着剤を、前記半導体素子の側面の少なくとも一部に至るまで回り込ませる半導体装置の製造方法。

18. 請求項 17 記載の半導体装置の製造方法において、

前記接着剤は、前記第 2 工程完了後における前記半導体素子と前記基板との間隔よりも大きな厚みで前記第 1 工程で設けられ、前記第 2 工程で前記半導体素子と前記基板との間で加圧されて前記半導体素子からはみだす半導体装置の製造方法。

19. 請求項 1 記載の半導体装置の製造方法において、

前記接着剤は、遮光性材料を含有する半導体装置の製造方法。

20. 請求項 1 記載の半導体装置の製造方法において、

予め、前記半導体素子の搭載領域及びその周辺を除いて前記保護層にて覆われた前記基板を用意する半導体装置の製造方法。

21. 電極を有する半導体素子と、配線パターンが形成された基板と、前記配線パターンにおける半導体素子の電極との電気的な接続部分を除いて前記基板に設けられた保護層と、接着剤と、

を有し、

前記接着剤は、前記半導体素子の搭載領域から前記保護層上にかけて設けられ、前記半導体素子の前記電極と前記配線パターンとが電気的に導通する半導体装置。

22. 請求項 21 記載の半導体装置において、

前記接着剤には導電粒子が分散されて異方性導電材料を構成している半導体装置。

23. 請求項 22 記載の半導体装置において、

前記異方性導電材料は、前記配線パターンの全てを覆って設けられる半導体装置。

24. 請求項 21 記載の半導体装置において、

前記接着剤は、前記半導体素子の側面の少なくとも一部を覆っている半導体装

25. 請求項21記載の半導体装置において、

前記接着剤は、遮光性材料を含有する半導体装置。

26. 請求項21記載の半導体装置において、

前記保護層は、前記半導体素子の搭載領域及びその周辺を除いて形成されている半導体装置の製造方法。

27. 請求項1から請求項20のいずれかの方法により製造された半導体装置。

28. 請求項21から請求項26のいずれかに記載の半導体装置が実装された回路基板。

29. 請求項28記載の回路基板を有する電子機器。

1 / 7

FIG.1A

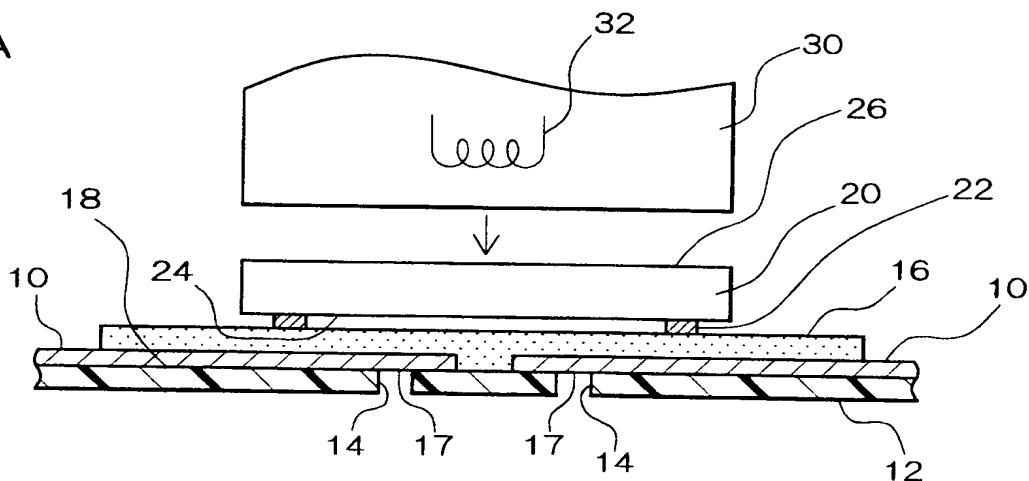


FIG.1B

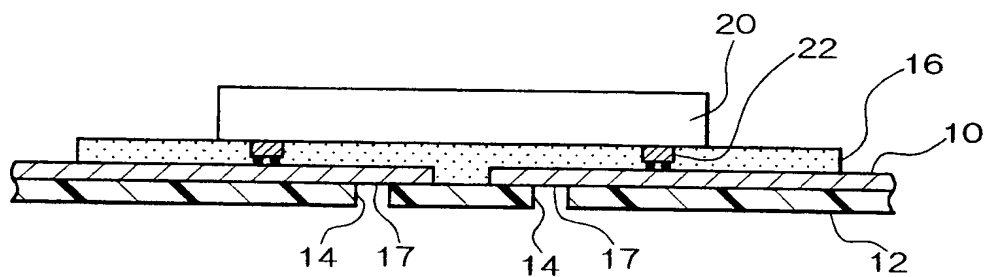


FIG.1C

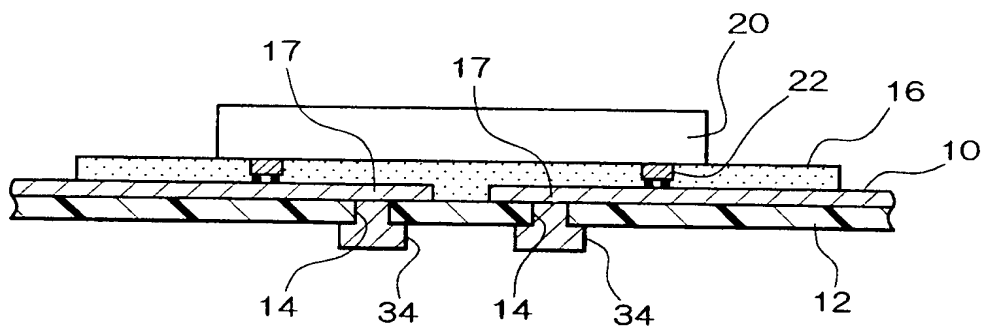
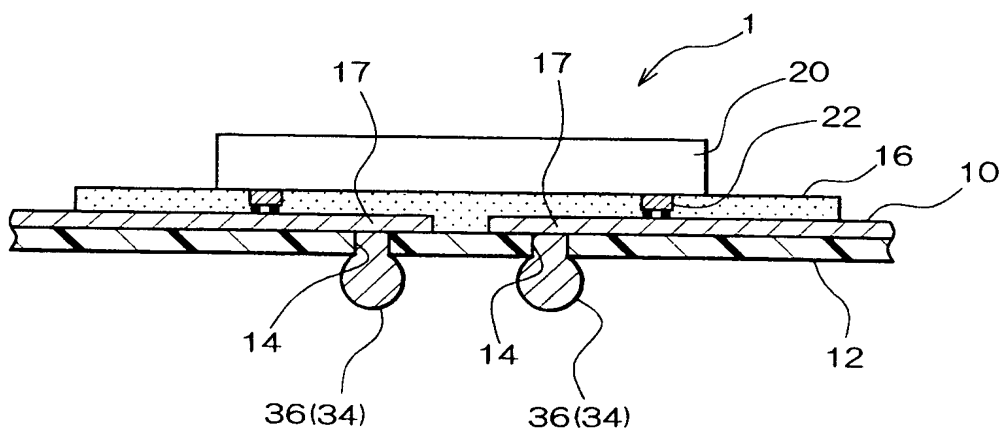


FIG.1D



2 / 7

FIG.2A

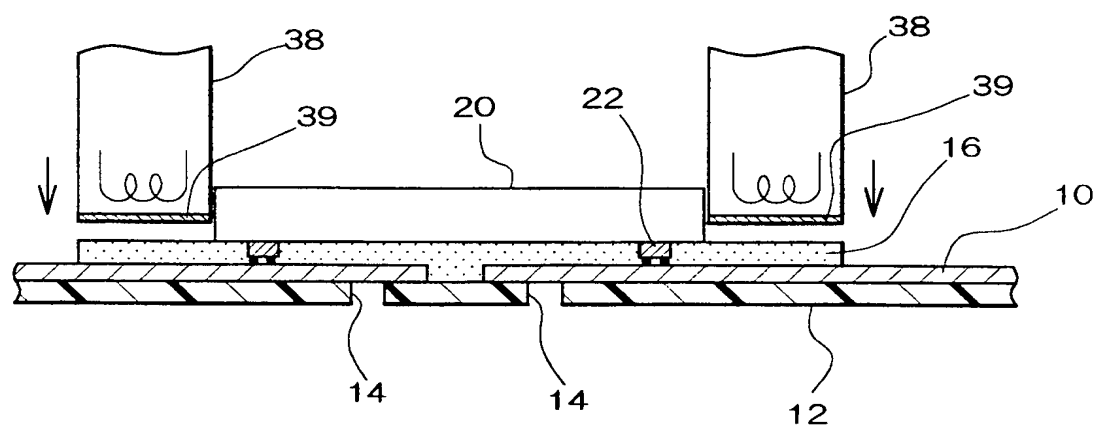
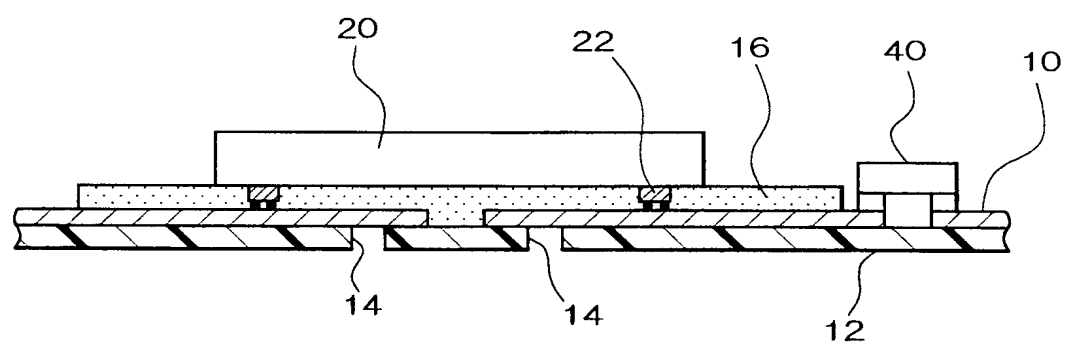


FIG.2B



3 / 7

FIG.3A

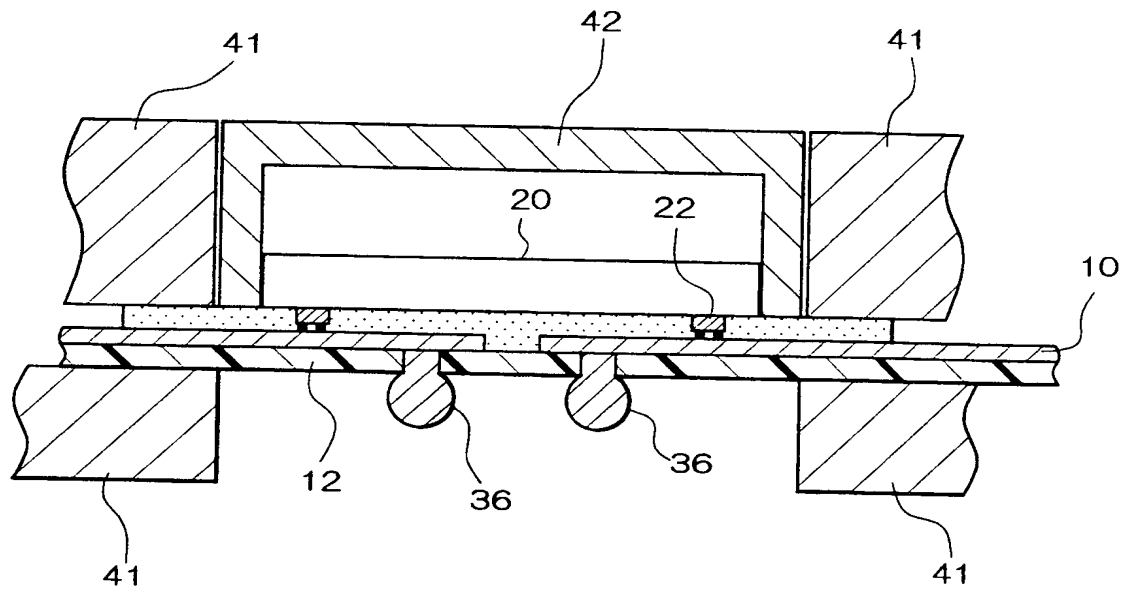
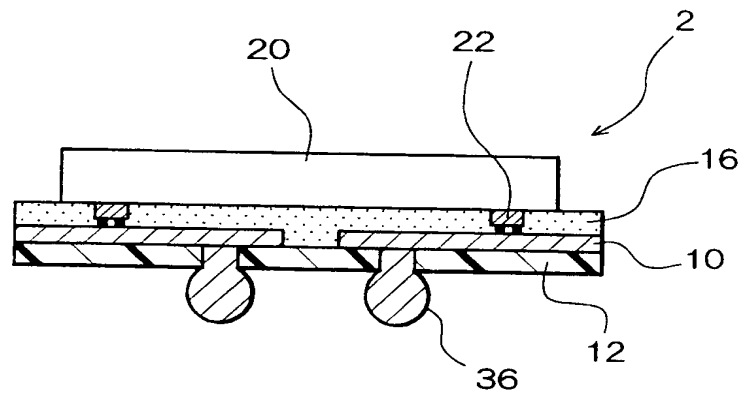


FIG.3B



4 / 7

FIG.4A

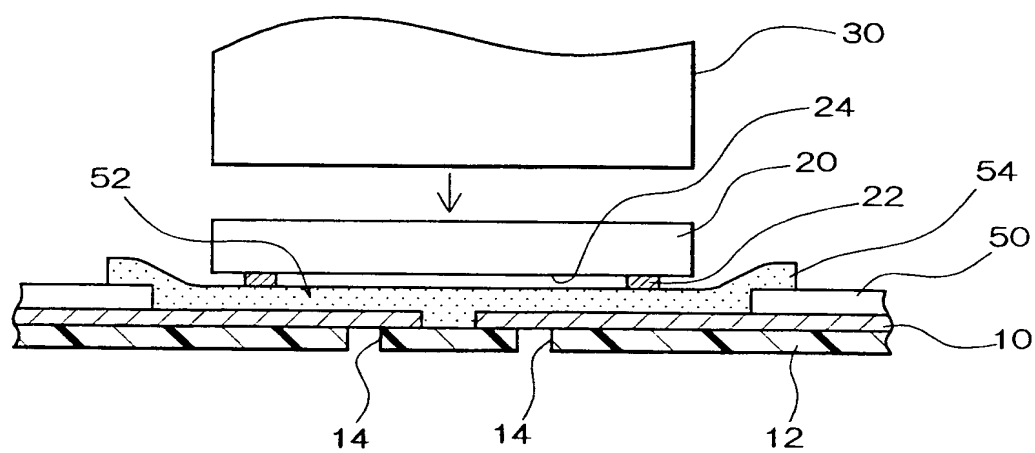
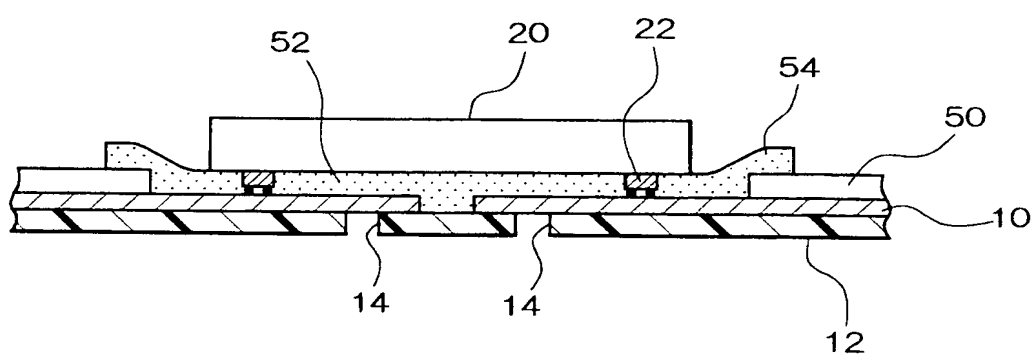


FIG.4B



5 / 7

FIG.5A

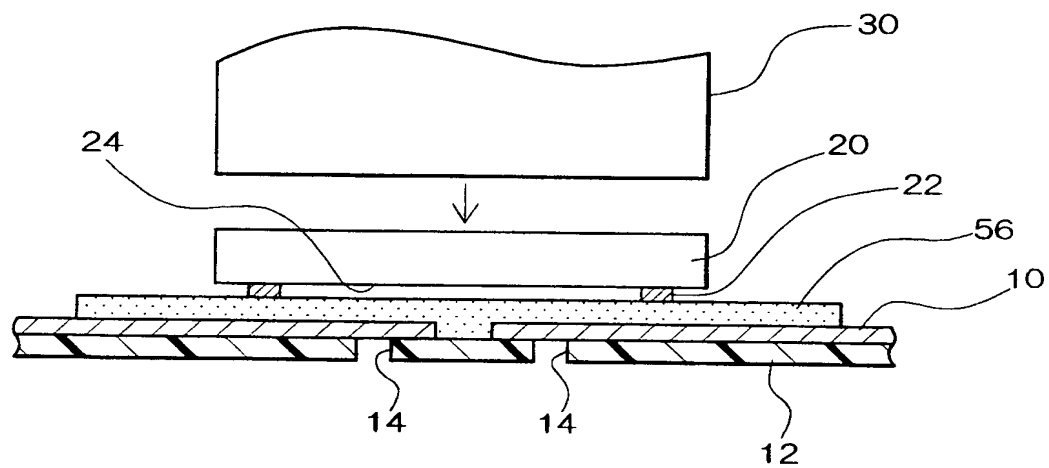
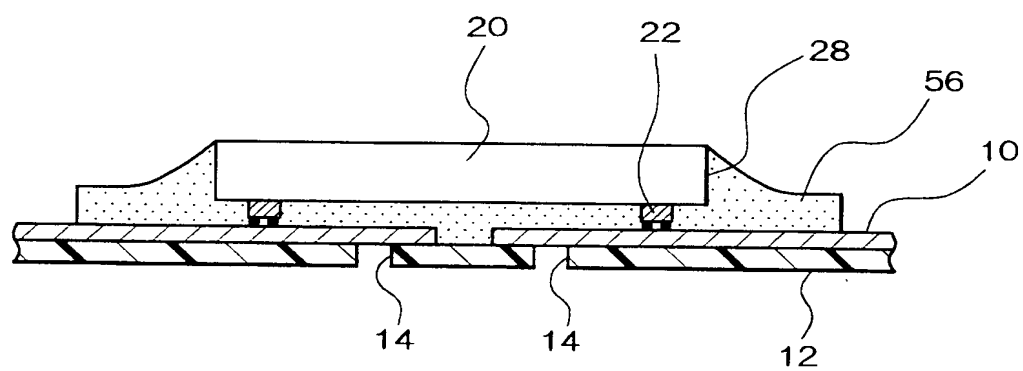
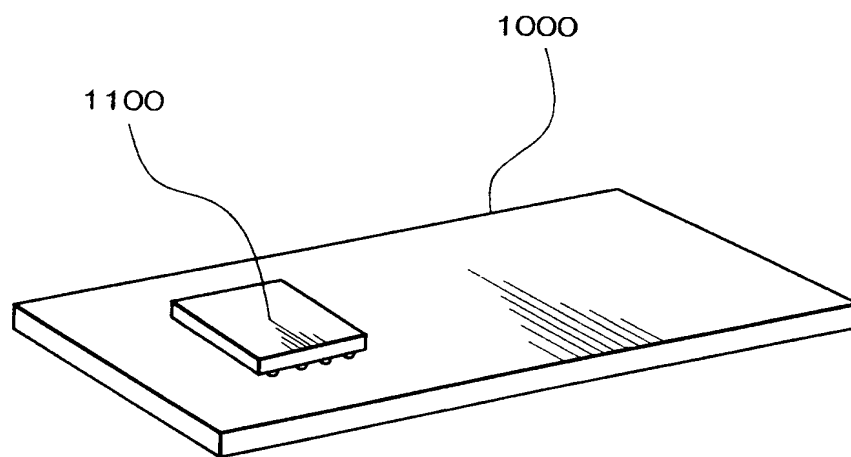


FIG.5B



6 / 7

FIG.6



7 / 7

FIG.7

